

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **56-027429**
 (43)Date of publication of application : **17.03.1981**

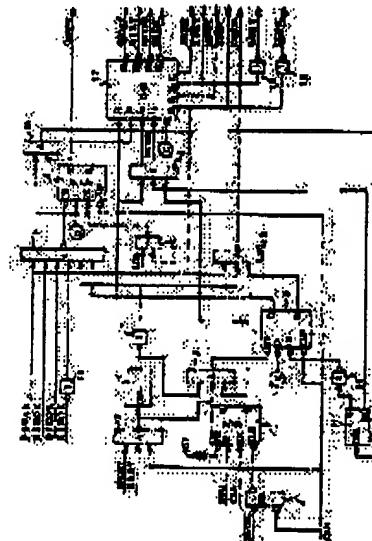
(51)Int.Cl. **G06F 3/00**

(21)Application number : **54-100770** (71)Applicant : **TOSHIBA CORP**
 (22)Date of filing : **09.08.1979** (72)Inventor : **SUGA MASAO**

(54) BUS CONTROL SYSTEM

(57)Abstract:

PURPOSE: To reduce the overhead of the whole system by using a bus efficiently by making it possible for one unit, which occupies the bus once, to keep on occupying it except that any other unit sends a bus use request. CONSTITUTION: When this unit is to use the bus, NAND gate 5 generates an output of "H", which is supplied to NAND gate 8 by way of delay circuit 6 and Inverter 7, but when none of other units A, B and C and the unit with the priority level one higher than that of this unit sends the bus use request signal, namely, when signals DBAOKWDBCOK and DBMOK are all significant, gate 8 is held at "L" to set grant FF14 that shows the bus busy state, so that bus use request signal BRQST and signal BBSY showing the bus busy state will not change. This unit, therefore, stays occupying the bus. On the other hand, although user FF1 is being reset by slave synchronizing signal SSYNC at this time, the bus has been in the occupied state yet when this unit performs data transfer by using the bus continuously and FF1 is immediately set, starting the transfer.



LEGAL STATUS

- [Date of request for examination]
- [Date of sending the examiner's decision of rejection]
- [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
- [Date of final disposal for application]
- [Patent number]
- [Date of registration]
- [Number of appeal against examiner's decision of rejection]
- [Date of requesting appeal against examiner's decision of rejection]
- [Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑨ 日本国特許庁 (JP)
 ⑩ 公開特許公報 (A)

① 特許出願公開
 昭56—27429

⑪ Int. Cl.³
 G 06 F 3/00

識別記号
 101

府内整理番号
 6711—5B

⑫ 公開 昭和56年(1981)3月17日

発明の数 1
 審査請求 未請求

(全 5 頁)

⑬ バス制御方式

⑭ 特 許 號 昭54—100770
 ⑮ 出 願 人 昭54(1979)6月9日
 ⑯ 発 明 者 菅正雄

青梅市末広町2丁目9番地東京
 芝浦電気株式会社青梅工場内

⑰ 出 願 人 東京芝浦電気株式会社
 川崎市幸区堀川町72番地
 ⑱ 代 理 人 弁理士 則近憲佑 外1名

明細書

1. 発明の名称 バス制御方式

2. 特許請求の範囲

複数の駅間にバスにより共通接続され、バスの使用要求に対して優先順位が予め割り当てられ、前記各駅間におけるバス使用要求が非回路にて発生する情報処理システムにおいて、前記各駅は一度バスを占有すると他の駅間がバス使用要求を出さない限りバスの占有を継続する手段を有し、前記手段に従いバスの占有を開放した際、あらためてバス要求の結合が発生し優先順位の最も高い駅がバスを占有することを特徴とするバス制御方式。

3. 発明の詳細な説明

本発明はバス制御方式、具体的にはバスに接続される各駅間ににより非回路に発生されるバス使用要求を効率的に処理するバス制御方式に関する。

最近の情報処理システムは、経路性、難易性及び柔軟性を重視してバス設計を行なっている。バス制御に関しては、バス使用者をいかに決定するかが重要なファクターとなる。バス使用権の決定

方法には、先着順、優先順位よりラウンドロビン法などがある。この中で、バス使用権を優先順位によって決定し、バス使用要求が非回路にて発生するようなバス制御の方式が一般的に用いられている。

しかしながらこのような方式によると、優先順位の最も低い駅がバスを直線して使用する場合にもその都度バスの使用要求を先レバストライアログが完了した後でバスの使用が許可され使用していた。即ち他の優先順位の高い駅がバスの使用要求を先していながらもかかわらず、最低の優先順位を有する駅はバス使用要求を何度も先しなければバスの使用が許可されないという問題の発生を生じていた。

第1図は上記バスストライアログの状態をタイムチャート上に示した図である。図では駅間ABCに関する優先順位をA>B>Cと仮定してある。図においてTAは駅間Aのバス要求信号、TBは駅間Bがバス使用中であることを示す信号、TAは駅間Aがバス直線に実質的にかかる時間、TBは駅間

装置Aが実際にバスを使用している時間、TBは装置Bのバス要求信号、TDは装置Bがバス使用中であることを示す信号、TCは装置Cのバス要求信号、Tcは装置Cがバス使用中であることを示す信号、t0は装置Cがバス要求に実質的にかかる時間、t0'は装置Cが実際にバスを使用している時間を示す。

即ち、装置Aと装置Cが同時にバス要求信号を発した場合には優先順位によって装置Aはバスを使用し、装置Cはバスの使用を拒否される。次に装置Cは装置A・Bがバスを使用していない時にバス要求信号Tcを発したとすると時間t0後にバスをt0'の間使用する。次に再びバスを使用する際には再びバス要求信号を発し、時間t0後にバスをt0'の間使用する。ここで明らかなく、他の装置がバスを使用しないにも拘わらず装置Cが再度バス要求信号Tcを出すことは、バス使用が許可されるまでの時間t0を損失することになる。このことは装置Cのみが直接使用する際、特に重要な不利益となつて現われる。

- 3 -

タガティップオアゲート(2)へはデータ伝送用の受信端子に用いられるスレーブ出席信号SSYNC、クリア信号CLRが入力される。前記ユーザフリップフロップ(1)のセットQ出力は NANDゲート(3)の一入力端、反対にはアンダゲート(4)の一入力端に接続される。又、5位開拓する装置からのバス借用要求BRQBT、削除する装置がバスを使用中であることを示すBBUSY信号ならびに前記クリア信号CLRとを入力とし、前記 NANDゲート(3)の他端子へ接続されると共に40ナノ秒の遮断時間を持つする遮断回路(6)へ供給される。遮断回路(6)出力はインバータ(7)を介して NANDゲート(8)、 NANDゲート(9)の一入力端へ接続される。又、前記遮断回路(6)出力は前記 NANDゲート(3)の他入力端へも接続される。そして前記 NANDゲート(3)出力はリクエストフリップフロップ(9)のプリセット入力端子PRへ接続される。該リクエストフリップフロップ(9)は前記ユーザリクエストフリップフロップ(1)がセットされ、前

- 5 -

特開昭56- 27429(2)

本発明は上記欠点に鑑みてなされたものであり、バス使用要求が同一間に発生する機器装置複数について、優先順位の最も低い装置がバスを選択的に使用する間、バス使用要求に開拓して発生していたバスの空白時間を作小底に抑えることによって簡単にバスを使用し、システム全体のオーバーヘッドを減少させたバス制御方式を提供することを目的とする。

以下、第2回以降を使用して本発明に詳しく述べる。

第2回は本発明を実現するバス制御部のハードウェア実施例である。該バス制御部はバスに接続される各装置、例えば中央処理装置、入出力装置等にバスインターフェースとして内蔵される。

即ちいて1はバスの使用要求を出すユーザフリップフロップであり、データ入力端子Dにはバス使用要求信号URQ、クロック端子CLKには該フリップフロップ(1)をセットするクロックCLKが供給される。又、クリア端子CLRにはキガティップオアゲート(2)出力が接続され、該

- 4 -

接する他の装置がバスを使用していないときにセットされるバス要求フリップフロップであって、其の入力端であるクロック端子CKにはインバータ(10)を介した遮断回路(11)出力が接続される。そして、このリクエストフリップフロップ(9)のセットQ出力は NANDゲート(8)の一入力端、リセットQ出力は NANDゲート(12)の一入力となる。該 NANDゲート(12)出力は本装置がバス借用要求を出していないことを後続の装置へ伝え隠蔽を有する。(DBMOK)尚、前記 NANDゲート(8)へはバスに先頭接続される各装置A・B・C(装置A・B・Cは本装置より優先度が高い)がバス使用要求を出していないことを示す信号である。それぞれDBAOK、DBBOK、DBCOK、更にはインバータ(13)を介して本装置より優先度の高い装置がバス借用要求を出してないことを示す信号であるDBMOK、インバータ(7)出力、リクエストフリップフロップ(9)のセットQ出力の6入力が供給される。該 NANDゲート(8)出力はクラント

- 5 -

フリップフロップ（14）のプリセットPR端子へ供給される。該グラントフリップフロップ（14）は本装置がバス使用中GRANTであることを示し、プリセット端子PRには前記 NANDゲート（8）出力、クロックCK端子には前記 ANDゲート（16）出力が供給され、セット出力であるGRANT信号（バス使用中）を ANDゲート（16）、更には後続の回路へ伝える。

一方、ANDゲート（15）へは前述からのバス使用要求信号BRQを及びに発送するドライバ／レシーバ回路（17）からのZ4出力が供給され、前述グラントフリップフロップ（14）のクロックCKを及びにANDゲート（16）の一入力端へ接続される。該ANDゲート（15）は他入力端へ前記グラントフリップフロップ（14）のセットQ出力が接続されており、該ANDゲート（15）出力は前記延滞回路（11）、インバータ（10）を介してリクエストフリップフロップ（9）のクロック入力端子CKへ接続される。

又、前記ANDゲート（4）へは前述ユーザー

- 7 -

以下、本発明の動作につき詳細に説明する。まず、本装置がバスを使用する際、URQ信号端子のみクロック信号CLKにより、ユーザフリップフロップ（1）をセットする。ユーザフリップフロップ（1）がセットされると他の装置がバス使用要求信号BRQSTを出しておらず且つバスも他の装置に占有されていない場合（即ち、バス使用中信号BBSYが出ていないとき）ANDゲート（3）出力は“LOW”となりバス使用要求フリップフロップ（9）がセットされる。

このバス使用要求フリップフロップ（9）出力はドライバ／レシーバ回路（17）を介してバスに対してBRQST信号を発する。このBRQST信号が見せられるとANDゲート（8）出力は“HIGH”となり、延滞回路（6）、インバータ（7）を介して NANDゲート（8）へ供給される。このとき、他の装置A・B・Cおよび本装置より優先順位が1つ高い装置がバス使用要求信号を出していない場合、即ちDBAOK、DBBOK、DBMOK信号が全て有効のときNANDゲート（8）

- 8 -

特開昭56- 27629(3)

フリップフロップ（1）のセットQ出力、前記リクエストフリップフロップ（9）のセットQ出力、更には前記延滞回路（11）出力の3入力が供給され、その出力は発送するドライバ／レシーバ回路（17）へ供給される。

Z1～Z4端子を入力、（11～リクエストフリップフロップQ出力BRQST、12～グラントフリップフロップQ出力BBSY、13～ANDゲート4出力MSYNC、14～スレーブシンク信号SSYNC）B1～B4端子をバス出力、（B1～バスリクエスト信号BRQST、B2～バス使用中信号BBSY、B3～マスタシンク信号MSYNC、B4～スレーブシンク信号SSYNC）Z1～Z4をバス入力（Z1～バスリクエスト信号BRQST、Z2～バス使用中信号BBSY、Z3～マスタシンク信号MSYNC、Z4～スレーブシンク信号SSYNC）とするバスドライバ／レシーバ回路であり、B1～B4はいずれもLOWである。Z1～Z4は前記の反転信号である。尚、18・19はインバータである。

- 6 -

は“LOW”となって、バス使用中を示すグラントフリップフロップ（14）がセットする。次にこのグラントフリップフロップ（14）がセットすると延滞回路（11）によって100ナノ秒離れてデータ転送時に用意信号として使用されるMSYNC信号がANDゲート（4）出力として発生される。MSYNC信号を受けとった装置は指定された動作終了後、ドライバ／レシーバ回路（17）におけるバス出力信号SSYNCを送り出す。このSSYNC信号はANDゲート（16）の一方の入力信号であり、他方の入力信号であるBRQ（他の装置がバスの使用要求を発している際に“HIGH”）が“LOW”的とき、リクエストフリップフロップ（9）、グラントフリップフロップ（14）はリセットされず、バス使用要求信号BRQSTとバス使用中を示す信号BBSYは変化しない。したがって本装置がバスを占有したままの状態となっている。SSYNC信号によってユーザフリップフロップ（1）はリセットされる。引き続いて本装置がバスを使用してデータ転送を

- 10 -

実行するときにはバスは既に占有状態にある為、ユーザフリップフロップ(1)がセットされるとすぐにMSYNC信号を出すことによりデータ転送を開始できる。

第3図にこの時のタイミングを示す。図では3回目のSSYNC信号が到来しデータ転送を終了するときには他の装置からのバス使用要求信号BREQが既に到来しているので、このときにはリクエストフリップフロップ(9)及びグラントフリップフロップ(14)はリセットされ、ドライバ/レシーバ回路(17)のバス出力ラインであるBRQST,BBSYは“HIGH”状態となり、バスは開放される。次にバスを使用したい時には、開始からバスダイアログを開始すればよい。

以上説明の如く本説明はバスの使用要求が非同期に起こるようなバス制御において、優先順位の最も低い装置がバスを通常的に使用する際バス使用要求に順次して発生していたバスの空き時間を見事に抑えることが可能となり、使ってバス使用要求からバス借用許可までの時間が減少し、C

- 11 -

特許昭56- 27429(4)

PUのオーバーヘッドが減少して効率の良いバスの使用が得られる。

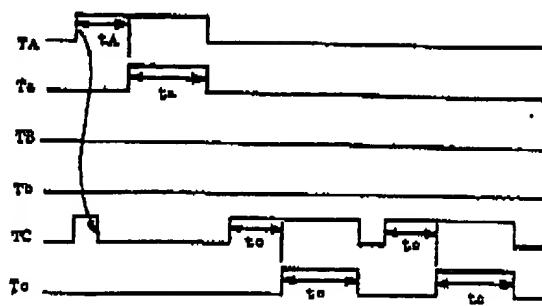
4. 周波数の簡単な説明

第1図はバスダイアログの状態をタイムチャート上に示した図、第2図は本説明を実現するバス制御部のハードウェア実現例、第3図は本説明の動作を示すタイミング図である。

- 1. ユーザフリップフロップ
- 9. リクエストフリップフロップ
- 14. グラントフリップフロップ
- 17. ドライバ/レシーバ回路
- 6・11 盛延回路
- 3・5・8・12・15 ナンドゲート
- 4・16 アンドゲート
- 2. ネガティブオフゲート
- 7・10・13・18・19 インバータ
(7017) 代理人弁護士・飼城謙治
(7801) 代理人弁護士 山下

- 12 -

第 1 図



特開昭56- 27429(5)

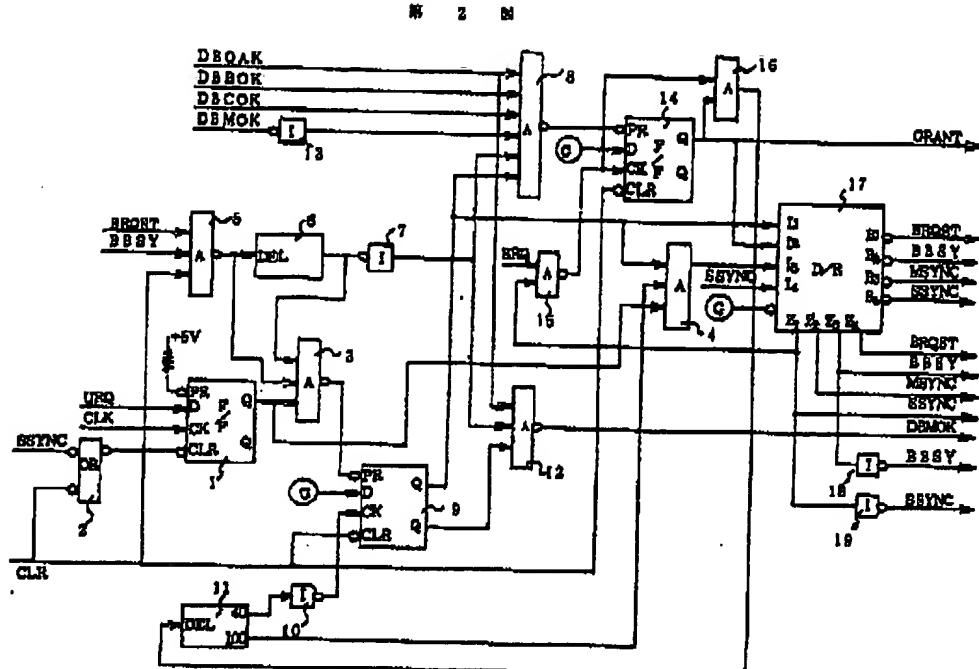
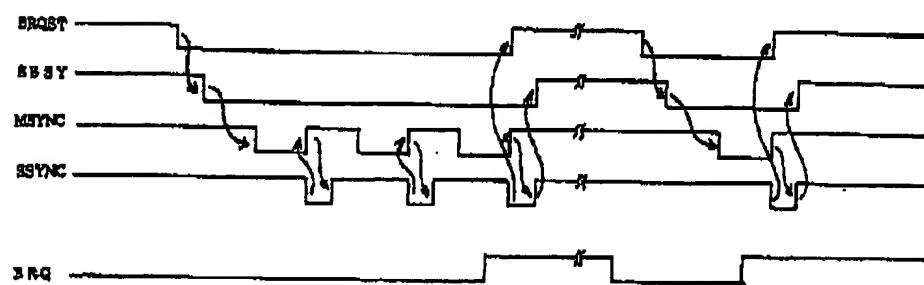


図 3 図



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.